PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07045826 A

(43) Date of publication of application: 14.02.95

(51) Int. CI

H01L 29/78 H02P 7/67

(21) Application number: 05189932

(22) Date of filing: 30.07.93

(71) Applicant:

COPYRIGHT: (C)1995,JPO

NEC CORP

(72) Inventor:

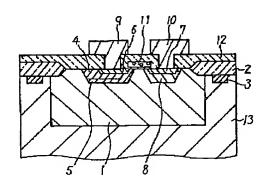
HATTORI MASAYUKI

(54) SEMICONDUCTOR DEVICE AND MOTOR DRIVER CIRCUIT USING SAME

(57) Abstract:

PURPOSE: To prevent On of a parasitic bipolar transistor between a drain and a source by bringing a source electrode of a field-effect transistor only from a source region and providing a high concentration base region.

CONSTITUTION: Since a field-effect transistor has a source electrode 9 in contact with a source region 6 and a high concentration base region 4, it scarcely operates a parasitic bipolar transistor formed of the region 6, a base region 5 and a well base region. However, when the current density is increased and an applied voltage between a drain and a source is raised, the bipolar transistor is turned ON. Accordingly, when the electrode 9 is not brought into contact with the region 5, a parasitic diode between the drain and the source can be eliminated. However, since the bipolar transistor is easily turned ON, ON of the bipolar transistor can be prevented by providing the region 4 in the region 5.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平7-45826

(43)公開日 平成7年(1995)2月14日

(51) Int.Cl. ⁶ H 0 1 L 29/78	識別記号	庁内整理番号	FΙ			技術表示簡
H 0 2 P 7/67	E	8325-5H 7514-4M	H01L	29/ 78	301	J
		9055-4M			321	S
			審査譜文	文 有	請求項の数3	OL (全 4 頁
(21) 出願番号	特顧平5-189932		(71)出顧人	(71)出願人 000004237		
				日本電	瓦株式会社	
(22) 出願日	平成5年(1993)7月30日			東京都	港区芝五丁目7名	番1号
			(72)発明者			
				東京都流		番1号 日本電気材
			(74)代理人		京本 直樹	(外2名)
		*				

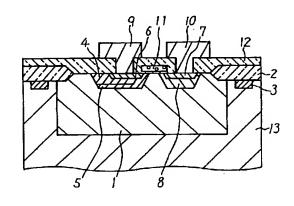
(54) 【発明の名称】 半導体装置及びそれを用いたモータドライバ回路

(57) 【要約】

【目的】ソース・ドレイン間の寄生ダイオードを取った 電界効果トランジスタを実現し、それを用いて高性能な モータドライバ回路を構成する。

【構成】従来のMOSトランジスタは、ソース電極とベ ース領域及びソース領域とコンタクトを取っていたもの を本発明では、ソース領域のみとコンタクトを取ってい る。さらに高濃度ベース領域を設け、寄生バイポーラト ランジスタが動作しにくくしている。本発明をモータド ライバ回路の上側のトランジスタに適用する事で高性能 なドライバ回路を実現できる。

【効果】本発明は、寄生ダイオードをなくす事ができる ので、モータの逆起電力を利用するシステムにおいて逆 流防止ダイオードを省略でき高効率なドライバ回路を構 成できる。



1:ウェルベース領域

2;フィールド酸化膜

3;チャネルストッパー領域

4;高濃度ペース領域

5;ペース領域

6;ソース領域

7;高濃度ドレイン領域

8; ドレイン領域

9;ソース電極

10; ドレイン電極

11;ゲートポリシリ電極

12; 層間絕緣膜 13; 半導体基板

【特許請求の範囲】

【請求項1】 ハードディスク装置のスピンドルモータ 駆動用として利用される半導体装置において、第1導電 型の半導体基板の一主面に形成されたウェルベース領域 と該ウェルベース領域表面に設けた第2導電型のベース 領域と該ベース領域表面の所定の位置に設けた前記第1 導電型のソース領域と該ウェルベース領域内表面の所定 の位置に設けた前記第1導電型のドレイン領域を有し、 前記ソース領域とドレイン領域とに挟まれたベース領域 部分からなるチャネル形成領域上にゲート絶縁膜を介し て設けたゲート領域とを備えた電界効果トランジスタを 含む半導体装置において、前記ドレイン領域からドレイ ン電極を取り、又前記ソース領域のみからソース電極を 取り、さらに前記ゲート領域からゲート電極を取る、つ まり、従来技術の半導体装置では、ソース電極をベース 領域とソース領域両方から取っていたのをソース領域の みから取る事を特徴とした半導体装置。

【請求項2】 前記ベース領域において、チャネル形成 領域とその他のベース領域との濃度が異なり、チャネル 形成領域に比べその他のベース領域が高い事を特徴とし た請求項1の半導体装置。

【請求項3】 前記請求項1,2の半導体装置をドレイ ンが電源端子に接続され、ソースが第1の出力端子に接 続され、ゲートが第1の内部入力端子に接続される第1 の電界効果トランジスタと、ドレインが前記第1の出力 端子に接続され、ソースが接地端子に接続され、ゲート が第2の内部入力端子に接続される第2の電界効果トラ ンジスタと、ドレインが前記電源端子に接続され、ソー スが第2の出力端子に接続され、ゲートが第3の内部入 力端子に接続される第3の電界効果トランジスタと、ド レインが前記第2の出力端子に接続されソースが前記接 地端子に接続され、ゲートが第4の内部入力端子に接続 される第4の電界効果トランジスタと、ドレインが前記 電源端子に接続されソースが第3と出力端子接続され、 ゲートが第5の内部入力端子に接続される第5の電界効 果トランジスタと、ドレインが前記第3の出力端子に接 続され、ソースが前記接地端子に接続されゲートが第6 の内部入力端子に接続される第6の電界効果トランジス タから構成される3相スピンドルモータドライバ回路の 第1,3,5の電界効果トランジスタとして構成する事 を特徴とした請求項1,2の半導体装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、半導体装置に関し、特にモータの逆起電力を利用するHDD用スピンドルモータドライブ用の半導体装置に関する。

[0002]

【従来の技術】第4図は従来の出力用の電界効果トランジスタの一例を示す模式的縦断面図である。第4図において1はウェルベース領域、2はフィールド酸化膜、3

はチャネルストッパー領域4は高濃度ベース領域、5はベース領域、6はソース領域、7は高濃度ドレイン領域 3、8はドレイン領域、9はソース電極、10はドレイン電極、11はゲートポリシリ電極、12は層間絶縁膜および13は半導体基板である。

【0003】前記の電界効果トランジスタはソース電極 9とソース領域6及び高濃度ベース領域4とコンタクト されているためソース領域6とベース領域5及びウェルベース領域1で構成される寄生バイポーラトランジスタを動作させにくくしているが電流密度が高くなり、さらにドレインーソース間の印加電圧が高くなると寄生バイポーラトランジスタがオンしてしまう場合がある。これを防止するために、例えば特開昭56-73472で示される様にチャネル領域以外のベース領域の濃度を高くして寄生トランジスタをオンしにくくする試みが成されている。

【0004】この様な電界効果トランジスタは、出力用のパイポーラトランジスタに比べて低損失にする事ができるため、モータ駆動用のドライバ回路に広く用いられている。

【0005】具体例として第5図において、示される回路がハー装置に広く用いられる。第5図において、

1';スピンドルモータ(以下SPMと記す)コントロール入力端子、2';ボイスコイルモータ(以下VCMと記す)コントロール入力端子33';コントロール回路電源端子、4';SPM電源端子、5';VCM電源端子、6';接地端子、7'~12'SPM内部入力端子、13'~18';VCM内部入力端子、19'~21';SPM出力端子22';SPM、23',2

4'; VCM出力、25' VCM、26 a'~28 a'; MOSトランジスタ,29'~31'; MOSトランジスタ、32 a'~34 a'; MOSトランジスタ35'a~37 a'; MOSトランジスタ,38'; 逆流防止ダイオードである。ハードディスクシステムにおいて、モータの電源電圧が低下した特SPMの逆起電力を用いてVCMをスタート位置にもどす事(リトラクト)が一般的に用いられる。この動作をさせるためにMOSトランジスタの寄生ダイオードによる逆起電力の電源への逆流を防止するため逆流防止ダイオードが必要となる。

[0006]

【発明が解決しようとする課題】上述した従来技術の半導体装置において、モータの逆起電力を利用するHDD 用スピンドルモータを駆動する3層ドライブ回路を第5 図の様に構成する場合問題が生じる。それは、従来技術の半導体装置は、ドレインとソース間寄生ダイオードが形成されるため、モータが回転して発生する逆起電力が上側のトランジスタの寄生ダイオードにより電源側流れるため逆流防止ダイオードが必要となる。これにより例えば、電源電圧3V時にこのダイオードで0.5V程度

3 '

ドロップしてしまうため必要な電圧をモータに印加できない不具合が生じていた。

[0007]

【課題を解決するための手段】本発明の半導体装置は、 ソース電極とベース領域をコンタクトしていないため寄 生トランジスタは構成されない。又、高濃度ベース領域 を設ける事で寄生バイポーラトランジスタのオンを極力 しない構造にしている。

【0008】本発明の素子を用いるドライバ回路において上側のもに本発明の素子を適用し、層を切り換えるス 10イッチの動作のみを行わせる事で上記寄生トランジスタのオンを発生しない様工夫する。

[0009]

【実施例】次に本発明について図面を参照して説明する。第1図は、本発明の第1の実施例である。第1図に示すように、第1の実施例と第4図の従来技術の半導体装置異なる点はソース電極とベース領域とコンタクトを取っているかどうかにある。本実施例の様にコンタクトを取らないと、ドレインーソース間の寄生ダイオードをなくす事ができる。しかしその代り寄生バイポーラトラ 20ンジスタがオンしやすくなるがベース領域中に高濃度ベース領域を設け寄生バイポーラトランジスタをオンしにくくしている。

【0010】第2図は本発明の第2の実施例である。第 1の実施例は横型の電界効果トランジスタの場合であ り、第2の実施例ドレイン極を裏面から取る事ができる 縦型の電界効果トランジスタの場合である。

【0011】第3図は本発明の半導体装置を用いたハードディスク装置に用いられるモータドライバ回路である。本発明の半導体装置は従来のMOSトランジスタに 30比べてドレインーソース間に高い電圧が印加される条件下で寄生バイポーラトランジスタがオンしやすくなるのでブリッジ回路の上側のトランジスタのみに利用してこれを励磁相切り換えのみの動作を行う様にする。この回路構成により、寄生バイポーラトランジスタがオンしない条件下で本発明の半導体装置を使用する事が可能になり、ソースとドレイン間の寄生ダイオードを取った形での電界効果トランジスタを実現できる。順方向のオン抵抗は従来のMOSトランジスタと同等な特製が得られた。 40

[0012]

【発明の効果】本発明の半導体装置を用いる事でドレインーソース間の寄生ダイオードを取った形での2重拡散型電界効果トランジスタを実現できる。本発明を例えばハードディスク装置用のモータドライバ回路に応用する事で、逆起電力を利用する場合の逆流防止ダイオードを省略でき、モータに効率よくパワーを印加できる。これ

により特に3Vまでの低電圧化を行った場合、寄生ダイオードのため低損失の電界効果トランジスタをドライブ 回路の出力段として利用できなかったのを利用できる様になり、装置の高性能化を行う事ができる。

【図面の簡単な説明】

- 【図1】本発明の第1の実施例の断面図。
- 【図2】本発明の第2の実施例の断面図。
- 【図3】本発明の半導体装置利用したハードディスク装置用モータダライバ回路。
- 【図4】従来技術の半導体素子の断面図。
- 【図5】従来技術のハードディスク装置用モータドライ バ回路。

【符号の説明】

- 1 ウェルベース領域
- 2 フィールド酸化膜
- 3 チャネルストッパー領域
- 4 髙濃度ベース領域
- 5 ベース領域
- 6 ソース領域
- 7 高濃度ドレイン領域
 - 8 ドレイン領域
 - 9 ソース電極
 - 10 ドレイン電極
 - 11 ゲートポリシリ電極
 - 12 層間絶縁膜
 - 13 半導体基板
 - 14 ドレイン低濃度領域
 - 15 ドレイン高濃度領域
 - 1′ SPMコントロール入力端子
 - 2′ VCMコントロール入力端子
 - 3′ コントロール回路電源端子
 - 4' S PM電源端子
 - 5′ VCM電源端子
 - 6′接地端子

7'~12' S P M 内部入力端子

13'~18' VCM内部入力端子

19'~21' SPM出力端子

22' SPM

23', 24' VCM出力端子

40 25' VCM

26′~28′ 本発明の半導体装置

29'~31' MOSトランジスタ

32′~34′ 本発明の半導体装置

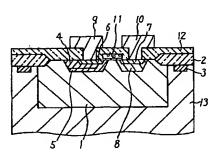
35'~37' MOSトランジスタ

26a'~28a' MOSトランジスタ

32a'~34a' MOSトランジスタ

38' 逆流防止ダイオード

【図1】

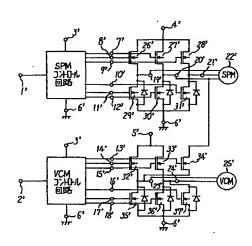


1;ウェルベース領域 2;フィールド操化膜 3;チャネルストッパー領域 4;高速度ベース領域 5;ベース領域 6;ソース領域 7;高濃度ドレイン領域

4. , , , 6

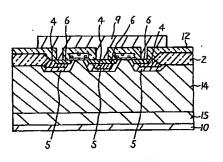
8; ドレイン領域 8; ソース電極 10; ドレイン電極 11; ゲートポリシリ電極 12; 房間絶縁環 13; 半寿体基板

【図3】



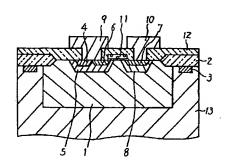
1'; SPM コントロール入力障子
2'; VCM コントロール入力障子
3'; コントロール回路電流増子
4'; SPM 電磁磨子
6'; 按地端子
15'; VCM 個磁磨子
19'~21'; SPM (日本)力増子
19'~21'; SPM (日本)力増子
22'; SPM (スピンドルモータ)
23', 24'; VCM 由力増子
25'; VCM (ポイスコイルモータ)
26'~28'; 本発明の半導体設置
29'~31'; MCSトランジスタ
22'~34'; 本発明の半導体設置
25'~31'; MCSトランジスタ

【図2】

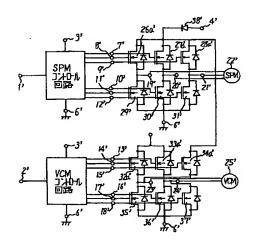


14; ドレイン低浸度領域 15; ドレイン高浸度領域

【図4】



【図5】



25a'〜28a'; MOS トランジスタ 32a'〜34a'; MOS トランジスタ 38'; 逆流防止ダイオード